

Integrierte Logikschaltungen – Anwendung und Kennzeichnung

Eingänge:

Unbenutzte Eingänge nie offen lassen, sondern unter Beachtung der logischen Funktion auf logisch „0“ (GND) oder auf logisch „1“ (+ Vcc) legen. Die Eingänge - besonders bei der CMOS - Technologie - sind empfindlich gegen Überspannungen, besonders dann, wenn der Baustein noch *nicht* in eine Schaltung eingebaut ist! Vor Berühren der Anschlüsse (z.B. vor dem Herausnehmen aus der Transportverpackung) statische Elektrizität vom Körper ableiten, indem man einen geerdeten Gegenstand berührt (Heizkörper, Wasserleitung, Schutzkontakt). Eingänge dürfen prinzipiell nie an Spannungen gelegt werden, die die Grenzen der Betriebsspannungen (GND, +Vcc) überschreiten!

Ausgänge:

Ausgänge dürfen normalerweise **nie** parallelgeschaltet werden, außer sie sind ausdrücklich dazu geeignet, wie z.B. „Open Collector Outputs“ oder „Tri State Outputs“ oder sie führen sicher immer dasselbe elektr. Potential.

Unbenutzte Gatter:

Werden in einem IC nicht alle vorhandenen Gatter benutzt, sollten die Eingänge dieser Gatter auf GND gelegt werden.

Betriebsspannung:

Je nach eingesetzter Logikfamilie (LS, C, HCT ...) ist der zulässige Betriebsspannungsbereich zu beachten. Die Versorgungsspannung (meist als + Vcc oder + Vdd bezeichnet) ist zu stabilisieren und genau einzuhalten.

Siebkondensatoren:

Pro IC ist möglichst nahe an seinen Versorgungsspannungsanschlüssen ein keramischer Kondensator (10 - 100nF) vorzusehen, um hochfrequente Störungen auf den Versorgungsleitungen zu unterdrücken. Pro Platine sollte zusätzlich mindestens ein Elektrolytkondensator (z.B. 10 - 100µF/ 16V) zwischen +Vcc und GND vorgesehen werden.

Masseführung:

Je höher die Arbeitsfrequenz der Schaltung ist, desto mehr Augenmerk ist auf eine niederohmige „Null - Volt“ -Führung zu legen. Am besten eine eigene „0 Volt“ - Fläche („Groundplane“) vorsehen! Spannungsabfälle auf zu dünnen Leitungen (auch bei der „0 Volt“ - Leitung!) können zu Fehlfunktionen der Schaltung führen!

Typenbezeichnung von digitalen Logikbausteinen:

(nur Beispiele, im Zweifelsfall gilt immer das Datenblatt des jeweiligen Herstellers!)

z.B. **SN 74 ACT 16 245 DW**
(a) (b) (c) (d) (e)

- a) **Herstellercode** SN Texas Instruments - Digital IC
MM National Semiconductors - Digital IC
PC,HEF Philips CMOS - IC,
CD Motorola CMOS 4000er Serie, usw.
- b) **Gemeinsames Kennzeichen für eine Logikfamilie**, auch für unterschiedliche Temperaturbereiche, z.B.
54 Digital-IC, Temp.bereich „Military“: - 55 °C bis + 125 °C
74 Digital-IC, Temp.bereich „Commercial“ - 40 °C bis + 85 °C, 27 EPROMs, usw.
- c) **Technologie des inneren Aufbaues** (0 - 3 Buchstaben) (T, LS = bipolare Transist., C = CMOS-Feldeffekttransistoren)
(entfällt) TTL z.B. MM 7402 P Quad 2 Inp. NAND, TTL
LS Low Power Schottky z.B. SN 74 LS 02 P Quad 2 Inp. NAND, LS
ALS Advanced Low Power Schottky z.B. PC 74 ALS 02 P Quad 2 Inp. NAND, ALS
C CMOS *sind alle logisch kompatibel, aber wegen unterschiedliche interner Technologie nicht immer problemlos miteinander kombinierbar!*
HC Hi Speed - CMOS *(Außer z.B. TTL mit HCT und ACT !)*
HCT Hi Speed - CMOS/TTL-kompatibel
ACT Advanced CMOS/TTL-kompatibel, usw.
- d) **Typenbezeichnung** (2 - 5 Ziffern) z.B.:
02 Quad 2-Input NAND Gate 16xxx Widebus Driver - ICs
73 Dual JK - FlipFlop 29xxx 8/9/10 Bit Driver - ICs, usw.
14 Hex Inverting Schmitt-Trigger
123 Retriggerable Monoflop
4008 4 Bit Full Adder, (IC aus der 4000er CMOS - Serie)
4518 Dual Binary Counter, (IC aus der 4000er CMOS - Serie) usw.
- e) **Gehäuseform** (Achtung! Code oft je nach Hersteller sehr unterschiedlich!)
P Plastikgehäuse DIP (Dual - Inline - Package, Anschlüsse im Abstand 2,54 mm = 0,1 Zoll)
D Plastikgehäuse SO (SMD - Bauform, Dual - Inline, Anschlüsse im Abstand 1,27 mm), usw.